

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-107142

(43)Date of publication of application : 24.04.1998

(51)Int.Cl.

H01L 21/768
H01L 21/28
H01L 21/3065

(21)Application number : 08-259961

(71)Applicant : SONY CORP

(22)Date of filing : 30.09.1996

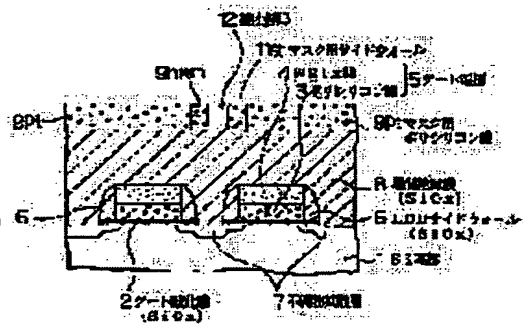
(72)Inventor : NAGAYAMA TETSUJI

(54) FORMATION OF CONNECTION HOLE

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress retreat of a mask pattern so as to improve the shape stability and dimensional stability when a contact hole is subject to etching through a mask pattern that is provided with an opening smaller than the resolution limit of a photo lithography.

SOLUTION: An opening 9h is formed in a polysilicon film on an interlayer insulation film 8 through a photo lithography, and a side wall for mask is formed within the opening 9h through entire accumulation of another polysilicon film and etch back. The polysilicon film is polished chemically and mechanically to reduce its film thickness, and the obtained polysilicon film 9pt for mask and side wall 11st for mask whose sectional shape is almost square are used as a mask pattern. Since the pattern edge comes close to the vertical wall, the incident probability of ion from plasma into the edge becomes lower and the retreat of edge due to ion sputtering can be prevented.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-107142

(43) 公開日 平成10年(1998) 4月24日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 21/768

H 0 1 L 21/90

C

21/28

21/28

L

21/3065

21/302

J

審査請求 未請求 請求項の数 6 O L (全 11 頁)

(21) 出願番号

特願平8-259961

(22) 出願日

平成 8 年(1996) 9 月30日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番35号

(72) 発明者 長山 哲治

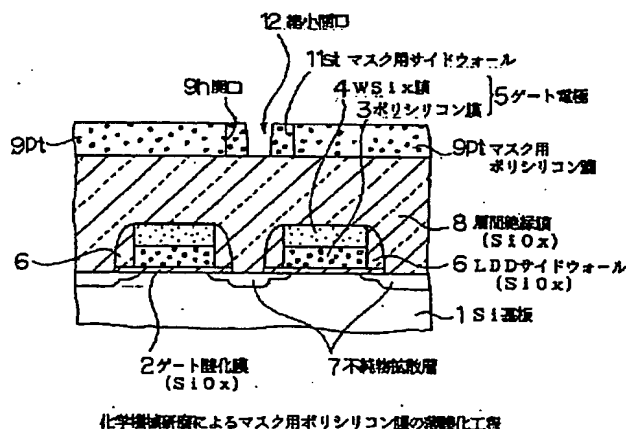
東京都品川区北品川 6 丁目 7 番35号 ソニ
ー株式会社内

(54) 【発明の名称】 接続孔の形成方法

(57) 【要約】

【課題】 フォトリソグラフィの解像限界より小さい開口を有するマスク・パターンを介してコンタクトホール・エッチングを行う場合の、該マスク・パターンの後退を抑制し、形状安定性と寸法安定性を向上させる。

【解決手段】 層間絶縁膜 8 上のポリシリコン膜にフォトリソグラフィを経て開口 9 h を形成し、この開口 9 h 内に別のポリシリコン膜の全面堆積およびエッチバックを経てマスク用サイドウォールを形成する。これらのポリシリコン膜の膜厚を化学機械研磨により減少させ、得られたマスク用ポリシリコン膜 9 p t と断面形状が矩形に近いマスク用サイドウォール 1 1 s t とをマスク・パターンとして用いる。パターン・エッジが垂直壁に近づくことで、プラズマ中から該エッジへのイオン入射確率が減少し、イオン・スパッタ作用に起因するエッジの後退が防止される。



【特許請求の範囲】

【請求項1】 フォトリソグラフィの解像限界より小さい寸法の開口を有するマスク・パターンを用いてその下層側の絶縁膜をドライエッチングすることにより微細な接続孔を形成する接続孔の形成方法であって、前記マスク・パターンのエッジを前記絶縁膜の表面に対して略垂直に加工することを特徴とする接続孔の形成方法。

【請求項2】 前記マスク・パターンは、相対的に厚い耐エッチング材料膜にフォトリソグラフィとエッチングとを経て開口を形成する第1工程と、相対的に薄い耐エッチング材料膜で前記開口をコンフォーマルに被覆する第2工程と、前記相対的に薄い耐エッチング材料膜をエッチバックして前記開口の側壁面上にサイドウォールを形成する第3工程と、前記相対的に厚い耐エッチング材料膜と前記サイドウォールの膜厚方向の一部を略水平に除去する第4工程とを経て形成することを特徴とする請求項1記載の接続孔の形成方法。

【請求項3】 前記相対的に厚い耐エッチング材料膜の膜厚方向の中途部に、除去速度が相対的に遅い別の耐エッチング材料からなる除去停止膜を介在させ、前記の略水平な除去を該除去停止膜の露出面で停止させることを特徴とする請求項2記載の接続孔の形成方法。

【請求項4】 前記第4工程における略水平な除去を化学機械研磨により行うことを特徴とする請求項2記載の接続孔の形成方法。

【請求項5】 前記絶縁膜が酸化シリコン系材料膜、前記耐エッチング材料膜がシリコン系材料膜からそれぞれなることを特徴とする請求項2記載の接続孔の形成方法。

【請求項6】 前記絶縁膜が酸化シリコン系材料膜、前記耐エッチング材料膜がシリコン系材料膜、前記除去停止膜が窒化シリコン系材料膜からそれぞれなることを特徴とする請求項3記載の接続孔の形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体製造等の微細加工分野に適用される接続孔の形成方法に関し、特に下層配線の配線間スペース内に微細な接続孔を正確に開口し、下層配線と該接続孔に埋め込まれる上層配線との間の絶縁耐圧を十分に確保する方法に関する。

【0002】

【従来の技術】 0.3 μm 以降のデザイン・ルールが適用される微細な半導体デバイスの製造プロセスでは、接続孔の設計余裕を下層配線との位置合わせのバラつきを考慮して決定すると、接続孔の設計寸法（=ホール径+設計余裕）が大きくなり過ぎる問題が生じている。この位置合わせのバラつきは、フォトリソグラフィで用い

れる縮小投影露光装置のアライメント性能の不足に起因するものである。しかもこのバラつきは、半導体プロセスに含まれる様々なスケーリング・ファクターの中でも特にスケール・ダウンが困難な項目であり、解像度以上に露光技術の限界を決定する要因であるとすら言われている。

【0003】 このような背景から、位置合わせのための設計余裕をフォトマスク上で不要にできる自己整合コンタクト（SAC）プロセスが盛んに検討されている。SACプロセスには様々な種類が知られているが、いずれも下層配線の微細な配線間スペース内に接続孔を開口する際に、この接続孔のアライメントが多少ずれて下層配線の一部掛かった場合に備えて下層配線へのダメージを回避するための対策を施しておくことを基本的な考え方としている。

【0004】 中でも、フォトリソグラフィの回数が既存プロセスに比べて増えないことから実用性が高いと目される方法は、窒化シリコン膜（SiN）をエッチング停止膜として用いる方法である。この場合、まず下層配線の上面をSiO_x膜からなるオフセット絶縁膜、側壁面をSiO_x膜からなるサイドウォールでそれぞれ被覆しておき、これら全体の表面をSiN膜からなるエッチング停止膜で被覆した後にSiO_x膜からなる層間絶縁膜を形成し、この層間絶縁膜をドライエッチングして接続孔を開口する。この時のドライエッチングが、エッチング停止膜上で一旦停止するので、平坦化された層間絶縁膜のオーバーエッチングも可能となるのである。

【0005】 しかしながら、SACプロセスには実用化に向けて解決すべき課題が多い。特に、上述のようなエッチング停止膜を用いた場合には、最後にこのエッチング停止膜を除去する際に、下地であるオフセット絶縁膜やサイドウォールに対して高選択性を確保することが難しい。近年では、いわゆる高密度プラズマ装置とフルオロハイドロカーボン系ガスを併用したSiO_x/SiN選択エッチング方法が定着しつつある。これは、プラズマ中に生成するフルオロカーボン系ポリマーを堆積させて下地選択性を高める一方で、この堆積によるエッチング速度の低下をエッチャントの大量生成でカバーする方法である。しかし、下地選択性がいま一步不足していること、およびエッチング条件の切替えの煩雑さやパーティクル汚染の懸念が、実用化への障害となっている。また、下層配線の上面にオフセット絶縁膜を積層しているために基体の表面段差が増大しており、層間絶縁膜の平坦化やオーバーエッチングの負担が大きいことも問題である。

【0006】 一方、従来から微細ドライエッチングの一手法として、縮小開口マスクを用いる方法が知られている。縮小開口とは、フォトリソグラフィの解像限界よりも小さい寸法を有する開口の意である。この開口は通常、マスクとなる耐エッチング材料膜にフォトリソグラ

フィの解像範囲内の寸法で最初の開口を形成した後、この開口の側壁面に自己整合的にサイドウォールを形成して開口径を決めることで形成される。

【0007】ここで、上述の縮小開口マスクの使用例について、図13を参照しながら説明する。この図は、2本のワード線の間でDRAMの記憶ノード電極を基板にコンタクトさせるプロセスにおいて、層間絶縁膜28のエッチング前のウェハの状態を示している。この状態に至るまでのプロセスを簡単に述べると、まずシリコン基板21の表面を熱酸化してゲート酸化膜23(SiO₂)を形成し、この上でゲート電極25をパターンニングする。このゲート電極25は、ポリシリコン膜23とタングステン・シリサイド(WSix)膜24をこの順に積層したタングステン(W)-ポリサイド膜からなる。次に、このゲート電極25をマスクとしてSi基板21にLDDイオン注入を行った後、ウェハの全面にSiO_x膜を堆積させ、この膜をエッチバックしてゲート電極25の側壁面にLDDサイドウォール26を形成する。次に、再びSi基板21にイオン注入を行って不純物拡散層27を形成した後、ウェハの全面をSiO_xよりなる層間絶縁膜28で平坦化する。

【0008】続いて、上記層間絶縁膜28の上にマスク用ポリシリコン膜29を堆積させ、フォトリソグラフィとドライエッチングとを経て開口29aを形成する。次に、この開口29aをコンフォーマルに被覆するとく別のポリシリコン膜を堆積させ、この膜を異方的にエッチバックして開口29aの内壁面上にマスク用サイドウォール30を形成すると、これに伴って縮小開口31が形成される。上記開口29aがフォトリソグラフィのほぼ解像限界に近い寸法で形成されているとすると、縮小開口31の寸法はこれより小さくなる。

【0009】なお、図13にも示されるとおり、上記開口29aの形成位置は定位置から若干ずれているが、最終的なマスク開口となる縮小開口31は配線間スペース内に納まっている。このように、縮小開口マスクを用いるプロセスでは、配線間スペース内で確実にコンタクトが形成できるようにアライメント・マージンを見込んで、各部の寸法が設定されている。したがって、従来のSACプロセスで用いられていたようなオフセット酸化膜やSiNエッチング停止膜をいずれも必要とすることなく、層間絶縁膜28の平坦化が可能となる。

【0010】

【発明が解決しようとする課題】しかしながら、図13に示される状態から層間絶縁膜28のドライエッチングを開始すると、大抵は図14に示されるように、テーパ化した開口径の大きなコンタクトホール28hが形成されてしまう。これは、エッチング・マスクとされるポリシリコン膜、中でもマスク用サイドウォール30のエッチング耐性の不足が原因である。すなわち、マスク用サイドウォール30の傾斜面がプラズマ中から入射するイ

オンのスパッタ作用を受けて後退しながらエッチングが進行するために、このような形状が生ずるのである。

【0011】最初の開口29aを形成する際のアライメントずれの大きさによっては、ゲート電極25がコンタクトホール28hに著しく接近したり、あるいはその内部へ一部露出することもあり得る。図15は、このようなコンタクトホール28hをポリシリコン・プラグ32で埋め込み、さらにこれに接続するTiN下地膜33とAl系配線膜34を形成した状態を示している。図示されるように層間絶縁膜28の膜厚が一方のゲート電極25の端部でほとんど無くなり、ゲート電極25とポリシリコン・プラグ32とが短絡した状態となっている。

【0012】上述のようなコンタクトホール28hのテーパ化や拡大を防止する対策のひとつとして、ポリシリコン膜に対する選択性の高いエッチング条件を採用し、マスク用サイドウォール30の後退を防ぐことが考えられる。通常的手法としては、フルオロカーボン系ポリマーの堆積を利用して高選択比を確保することになるが、これでは微細なコンタクトホール25hの内部でポリマー堆積が過剰となり、エッチングそのものが進行しなくなる虞れが大きい。また別の対策として、エッチング条件には手を加えず、マスクの膜厚を増大させることも考えられる。しかし、この対策ではマスクの縮小開口のアスペクト比が高くなり過ぎ、シャドウイング効果によりコンタクトホール深部へのイオン入射確率が低下してエッチング速度が極端に低下する虞れが大きい。

【0013】そこで本発明は、縮小開口マスクを利用するプロセスにおいて、エッチング・マスクの後退を抑制しながら、かつ実用的なエッチング速度と良好な形状安定性および寸法安定性を達成することが可能な接続孔の形成方法を提供することを目的とする。

【0014】

【課題を解決するための手段】本発明の接続孔の形成方法は、フォトリソグラフィの解像限界より小さい寸法の開口を有するマスク・パターンを用いてその下層側の絶縁膜をドライエッチングすることにより微細な接続孔を形成する際に、このマスク・パターンのエッジを前記絶縁膜の表面に対して略垂直に加工することにより、上述の目的を達成しようとするものである。

【0015】

【発明の実施の形態】マスク・パターンのエッジを被加工膜である絶縁膜の表面に対して垂直に近づけると、ドライエッチング時におけるプラズマ中から該エッジへのイオン入射確率を減少させることができ、これにより、イオン・スパッタ作用に起因するエッジの後退を防止することができる。したがって、かかるマスク・パターンを介したドライエッチングを行って得られる接続孔の断面形状も垂直形状となり、開口径の拡大も抑制される。

【0016】ところで、縮小開口マスクのエッジを構成する部分は一般にはサイドウォールであるから、本発明

ではこのサイドウォールの断面形状をいかに矩形に近づけるかがポイントとなる。しかし、段差部におけるコンフォーマル成膜と異方性エッチバックとを組み合わせた一般的なサイドウォールの形成方法では、その原理上、サイドウォールの上端部が成膜時の段差被覆性を反映してなだらかな丸みを帯びるため、傾斜面の発生が避けられない。

【0017】本発明では、この問題を解決するために、マスク・パターンを構成する耐エッチング材料膜の膜厚方向の一部を略水平に除去する。つまり、サイドウォールのうち傾斜面を有する上端部を除去し、ほぼ垂直壁の部分だけをマスク・パターンとして用いるのである。このため、予め形成すべき相対的に厚い耐エッチング材料膜の膜厚は、この膜がマスク・パターンとして最後までエッチングに耐えるために必要な厚さに、上記の水平除去分を加えた膜厚とされる。サイドウォールの膜厚は、従来と同等で良い。このようにして、マスク・パターンのエッジをほぼ垂直としておけば、マスク・パターンの膜厚が従来と同等であっても、そのエッチング耐性は従来のパターンよりも遙かに向上する。したがって、エッジの後退に起因する接続孔のテーパ化や拡大を避けることができる。

【0018】なお、前記相対的に厚い耐エッチング材料膜の膜厚方向の中途部には、除去速度が相対的に遅い別の耐エッチング材料からなる除去停止膜を介在させ、上記の水平除去を除去停止膜の露出面で停止させるようにしても良い。これにより、単純な時間制御にもとづいて水平除去を終了する場合に比べて、いっそう正確に除去量を規定することができる。本発明における耐エッチング膜の水平除去は、化学機械研磨(CMP)により行うと簡便である。CMPを採用する場合、除去速度の遅い膜としては研磨速度の遅い膜を用いることになる。

【0019】上記絶縁膜の代表例は酸化シリコン系材料

(エッチング条件1)

装置	有磁場マイクロ波プラズマ・エッチング装置
Cl ₂ 流量	75 SCCM
O ₂ 流量	6 SCCM
圧力	0.4 Pa
マイクロ波パワー (2.45 GHz)	1200 W
R.F.バイアス・パワー(800 kHz)	70 W (ジャストエッチング) 50 W (オーバーエッチング)
ウェハ温度	20℃
オーバーエッチング	40%

(エッチング条件2)

装置	誘導結合プラズマ・エッチング装置
Cl ₂ 流量	100 SCCM
O ₂ 流量	5 SCCM
圧力	0.4 Pa
ソースパワー (13.56 MHz)	1400 W
R.F.バイアス・パワー(13.56 MHz)	100 W (ジャストエッチング)

膜であり、具体的にはPSG(リン・シリケート・ガラス)膜、BPSG(ホウ素リン・シリケート・ガラス)膜、SOG(スピン・オン・ガラス)膜、SiOF膜を単独または任意の組み合わせにて使用することができる。また、絶縁膜として酸化シリコン系材料膜を用いた場合には、この膜に対してエッチング選択比を確保し得る材料膜としてシリコン系材料膜を用いることが好適である。このシリコン系材料膜としては、ポリシリコン膜やアモルファス・シリコン膜を用いることができる。さらに、除去停止膜を併用する場合には、これを窒化シリコン系材料膜とすることが特に好適である。

【0020】

【実施例】以下、本発明の具体的な実施例について説明する。

【0021】実施例1

本実施例は、2本のワード線(ゲート電極)の間でDRAMの記憶ノード電極を基板にコンタクトさせる縮小開口マスク・プロセスに関するものであり、マスク・パターンとなるマスク用ポリシリコン膜とマスク用サイドウォールの一部を化学機械研磨で除去した後、層間絶縁膜のドライエッチングを行って微細なコンタクトホールを開口した。このプロセスを、図1ないし図7を参照しながら説明する。

【0022】まず、予めウェル形成や素子分離を行ったSi基板1の表面をたとえばバイロジェニック酸化法で熱酸化することにより、厚さ約8nmのゲート酸化膜2を形成した。続いて、たとえば減圧CVD法で厚さ約100nmのn⁺型のポリシリコン膜3、プラズマCVD法で厚さ約100nmのWSix膜4を順次積層してW-ポリサイド膜を形成し、この膜をドライエッチングしてゲート電極5を形成した。このときのドライエッチング条件は、たとえば下記のいずれかとした。

ウェハ温度

オーバーエッチング

40W (オーバーエッチング)

20℃

30%

なお、ゲート電極5の線幅は約0.35 μ m、配線間スペースは約0.3 μ mとした。

【0023】次に、上記ゲート電極5をマスクとしてAs⁺の低濃度イオン注入を行い、シリコン基板1の表層部にLDD領域を形成した。このときのイオン注入条件は、たとえばイオン加速エネルギー20keV、ドーズ

量 $6 \times 10^{11}/\text{cm}^2$ とした。次に、基体の全面に厚さ約200nmのSiO_x膜をたとえば常圧CVD法で堆積させた後、これを異方的にエッチバックし、上記ゲート電極5の側壁面にサイドウォール6を形成した。このときのエッチバック条件は、たとえば下記のとおりとした。

装置 アノード・カップル型平行平板型RIE装置

CHF₃ 流量 40SCCMCF₄ 流量 40SCCM

Ar 流量 800SCCM

圧力 200Pa

RFパワー(380 kHz) 500W

ウェハ温度 50℃

オーバーエッチング 5%

【0024】さらに、先のゲート電極5とこのLDDサイドウォール6の双方をマスクとしてAs⁺の高濃度イオン注入を行った。このときのイオン注入条件は、たとえばイオン加速エネルギー20keV、ドーズ量 $3 \times 10^{15}/\text{cm}^2$ とした。さらに1050℃、10秒間のRTA (ラビッド・サーマル・アニール)を行って不純物(As)を活性化させ、LDD構造を有する不純物拡散層7を形成した。

【0025】次に、たとえば常圧CVD法により層間絶縁膜8を約600nmの厚さに形成してウェハの表面をほぼ平坦化した。さらに、たとえば減圧CVD法によりマスク用ポリシリコン膜9を約400nmの厚さに形成した。図1には、ここまでの工程を終了した状態を示した。

【0026】次に、図2に示されるように、上記マスク用ポリシリコン膜9の上にレジスト・パターン10を形成した。このときのフォトリソグラフィでは、化学増幅系ポジ型フォトリソグロ材料(和光純薬社製、商品名WKR-PT1)とKrFエキシマ・レーザ・ステッパを用い、直径0.3 μ mの開口10aを形成した。この開口10aは、コンタクトホール・パターンにならったものであるが、ここではゲート電極5の線幅方向に0.05 μ mのアライメントずれが生じた。

【0027】次に、上記レジスト・パターン10をマスクとして、マスク用ポリシリコン膜9をドライエッチングした。このときの条件は、たとえば下記のとおりとした。

装置 有磁場マイクロ波プラズマ・エッチング装置

Cl₂ 流量 75SCCMO₂ 流量 2SCCM

圧力 0.4Pa

マイクロ波パワー(2.45 GHz) 1200W

RFバイアス・パワー(800 kHz) 70W

ウェハ温度 20℃

オーバーエッチング 50%

このエッチングにより、開口9hを有するマスク用ポリシリコン膜9p(添字pは、パターンニングされた膜であることを表す。)が形成された。

【0028】次に、図3に示されるように、上記開口9(エッチバック条件1)

hをコンフォーマルに被覆する厚さ約100nmのサイドウォール用ポリシリコン膜11を、たとえば減圧CVD法で成膜した。続いてこの膜を、下記のいずれかの条件でエッチバックした。

装置 有磁場マイクロ波プラズマ・エッチング装置

Cl₂ 流量 75SCCMO₂ 流量 5SCCM

圧力 0.4Pa

マイクロ波パワー(2.45 GHz) 1200W

RFバイアス・パワー(800 kHz) 70W

ウェハ温度	20℃
オーバーエッチング	5%
(エッチバック条件2)	
装置	トライオード型プラズマ・エッチング装置
Cl ₂ 流量	100SCCM
圧力	0.4Pa
ソース波パワー (13.56 MHz)	1200W
R Fバイアス・パワー(450 kHz)	50W
ウェハ温度	70℃
オーバーエッチング	5%

【0029】ここで、上記トライオード型プラズマ・エッチング装置とは、プラズマ・チャンバの天井部を構成する上部電極と該チャンバの側壁面の一部を構成する円環状の側壁電極との間にR F電界を印加してグロー放電プラズマを発生させ、上部電極と対向するウェハ・ステージをR Fバイアス印加用の電極とする装置である。チャンバの外周部と上部電極の背面に配される永久磁石でマルチカスプ磁場を生成させ、磁場閉じ込め効果によりプラズマを高密度化する機構を備えることから、磁場閉じ込め型リアクタ (MCR) とも称される。

【0030】上記エッチバックにより、図4に示されるように開口9hの側壁面上にマスク用サイドウォール11sが形成された。これに伴って、マスク開口は開口9hから開口径がより狭められた縮小開口12へと変化した。この縮小開口12の底面における開口径は、約0.1μmであった。また、縮小開口12の形成位置は、配線間スペースの範囲内に収まっていた。

【0031】次に、本発明の特色ある工程として、上記マスク用ポリシリコン膜9pとマスク用サイドウォール11sの化学機械研磨を行った。このときの研磨条件としては、下記のいずれかを採用した。

(研磨条件1)

研磨ヘッド押し付け圧力	300g/cm ²
研磨ヘッド回転数	30rpm
研磨テーブル回転数	30rpm
研磨時間	20秒

(研磨条件2)

ヘッド押し付け圧力	500g/cm ²
研磨ヘッド回転数	20rpm
研磨テーブル回転数	20rpm
研磨時間	20秒

なお、研磨布としてはポリウレタン発泡体と不織布との積層体 (ローデル社製、商品名IC1000/Suba400)、研磨スラリーとしてはフュームド・シリカの塩基性水系分散液 (キャボット社製、商品名IC112) をそれぞれ使用した。

【0032】この研磨により、マスク用ポリシリコン膜9pとマスク用サイドウォール11sの厚さが約250nm減少し、各々膜厚が約150nmのマスク用ポリシリコン膜9ptおよびマスク用サイドウォール11st

(添字tは、薄膜化されたことを表す。) とされた。このとき、マスク用サイドウォール11sの傾斜部分が除去されてほぼ垂直壁の部分のみが残るために、得られたマスク用サイドウォール11stの断面形状は、図5に示されるようにほぼ矩形となった。つまり、この時点でマスク・パターンのエッジは、層間絶縁膜8の表面に対してほぼ垂直となった。

【0033】次に、このポリシリコンからなるマスク・パターンを介して層間絶縁膜8のドライエッチングを行った。このときのエッチング条件は、たとえば下記のとおりとした。

エッチング装置	マグネトロンR I E装置
c-C ₄ F ₈ 流量	5SCCM
CO流量	100SCCM
Ar流量	300SCCM
圧力	5.0Pa
R Fパワー(13.56 MHz)	1500W
ウェハ温度	20℃
オーバーエッチング率	50%

このエッチングにより、図6に示されるように、不純物拡散層7に臨むコンタクトホール8hが形成された。

【0034】このエッチング段階では、従来ならばマスク・パターンの後退により前掲の図15に示されるようなコンタクトホールの断面形状の劣化や寸法変換差が生ずるところであるが、本発明で形成されるコンタクトホール8hは垂直壁を有し、開口径もマスク開口と等しい0.1μmであった。これは、マスク・パターンのエッジがほぼ垂直とされてプラズマ中からエッジ部へのイオン入射確率が減少した結果、マスクの膜減りは生じたものの、マスク開口の拡大が効果的に抑制されたからである。

【0035】また上記のガス系は、c-C₄F₈ (シクロオクタフルオロブタン) の様なC/F比の比較的大きい環状フルオロカーボンから効率良く解離生成するCF_xのおかげで、実用的な速度のエッチングを進行させる。その一方で、ポリシリコン膜に対する選択比はフルオロカーボン系ポリマーの堆積により確保されている。このときのポリマー生成量は、CHF₃やCH₂F₂のような堆積性の強いガスを用いた場合ほど多くはないが、COによるポリマーからのF原子引き抜き効果 (C

OF₂の形で除去される)やAr⁺のイオンアシスト効果によりポリマーがカーボン・リッチとなり、少量の堆積でも高い表面保護効果を発揮する。したがって、パーティクル汚染が低減できるメリットがある。

【0036】この後、上記コンタクトホール8hを埋め込むごとくウェハの全面にポリシリコン膜を成膜し、この膜をマスク・パターンであるマスク用ポリシリコン膜9ptとマスク用サイドウォール11stと共にエッチバックして、図7に示されるようなポリシリコン・プラグ13を形成した。ここで、プラグ材料としてポリシリコンを用いたのは、コンタクトホール8hのアスペクト比が約6と大きいので、密着層やバリアメタルを必要とせず、比較的容易に良好な埋込み特性が得られる材料を選択したからである。なお、このプラグ形成に際しては、エッチバックの代わりに化学機械研磨でポリシリコン膜を除去しても良い。

【0037】さらに、プラグ形成によりほぼ平坦化されたウェハの表面にTiN下地膜14とAl系配線膜15とを順次積層し、この積層膜をパターンニングして記憶ノード電極となる上層配線を形成した。この記憶ノード電極とワード線(ゲート電極5)とを絶縁する層間絶縁膜8の耐圧特性は良好であり、降伏電圧の値は50V以上であった。

【0038】実施例2

装置	有磁場マイクロ波プラズマ・エッチング装置
CHF ₃ 流量	45 SCCM
CH ₃ F ₂ 流量	5 SCCM
圧力	0.27 Pa
マイクロ波パワー (2.45 GHz)	900 W
R.Fバイアス・パワー(800 kHz)	100 W
ウェハ温度	20℃
オーバーエッチング	30%

【0041】次に、実施例1と同様に上記開口19をコンフォーマルに被覆する厚さ約0.1μmのサイドウォール用ポリシリコン膜を成膜した。さらに、実施例1で上述したエッチバック条件のいずれかを用いてこのサイドウォール用ポリシリコン膜をエッチバックし、図10に示されるようなマスク用サイドウォール11sを形成した。

【0042】次に、化学機械研磨を行い、図11に示されるように上層側マスク用ポリシリコン膜18p、およびマスク用サイドウォール11sの一部を除去した。この研磨は、実施例1で上述した研磨条件のいずれかを用いて行ったが、SiN停止膜17pを設けているために厳密な時間制御は不要であり、また研磨を高速化することができた。この研磨により、断面形状がほぼ矩形のマスク用サイドウォール11stが形成された。

【0043】この後、実施例1で述べた条件にしたがい、c-C₄F₈/CO/Ar混合ガスを用いて層間絶縁膜8のドライエッチングを行ったところ、図12に示

本実施例では、マスク・パターンの中途部にSiN停止膜を設け、その上層側のマスク用ポリシリコン膜の化学機械研磨を該SiN停止膜の露出面で停止させた。このプロセスを、図8ないし図12を参照しながら説明する。

【0039】図8は、前掲の図1と同様、層間絶縁膜8によるウェハ表面の平坦化を実施例1と同様に行った後、下層側マスク用ポリシリコン膜16、SiN停止膜17、上層側マスク用ポリシリコン膜18の3層よりなる積層膜を形成した状態を示している。ここで、下層側マスク用ポリシリコン膜16と上層側マスク用ポリシリコン膜18は、たとえば減圧CVD法により各々150nm、200nmの厚さに形成し、またSiN停止膜17はたとえば減圧CVD法により50nmの厚さに形成した。

【0040】次に、図9に示されるように、上記の積層膜の上に実施例1と同様にレジスト・パターン10を形成し、このパターンをマスクとするドライエッチングを行って積層膜に開口19を形成した。このドライエッチングは、ポリシリコン用のエッチング条件とSiN用のエッチング条件とを順次切り換えながら連続的に行った。ポリシリコン用のエッチング条件は、実施例1で述べた条件と同じで良い。また、SiN用のエッチング条件は、たとえば下記の通りとした。

されるように、開口径約0.1μmのコンタクトホール8hを形成することができた。このエッチング反応系における対SiN選択比は対ポリシリコン選択比よりも元来やや低いが、ここで生成されるフルオロカーボン系ポリマーは前述したようにカーボン・リッチである。また、一般に対SiN選択比は、H原子の存在するガス系ではNH₃の生成により低下するコトが知られているが、上記ガス系にはH原子も存在しない。以上の理由により、マスク・パターンの表面の大部分を閉めるSiN停止膜17pに対しても高い選択比が確保される。この結果、実施例1に比べてより高度な寸法安定性を達成することができた。

【0044】この後は、実施例1と同様に上記コンタクトホール9hを埋め込むごとくポリシリコン膜を成膜し、この膜をマスク・パターンと共にエッチバックしてポリシリコン・プラグを形成した。ただし、ここでは実施例1とは異なりエッチバックの途中でSiN停止膜17pが露出するため、この露出の時点でエッチバック条

件をSiN用のエッチング条件に変更した。SiN用のエッチング条件とは、本実施例において最初に開口19を形成した際のSiN停止膜17のエッチング条件で良い。その後のTiN下地膜やAl系配線膜の形成も、実施例1と同様に行った。本実施例においても、降伏電圧50V以上を達成することができた。

【0045】以上、本発明の具体的な実施例を2例挙げたが、本発明はこれらの実施例に何ら限定されるものではない。たとえば、サンプル・ウェハの構成や各部の寸法の他、エッチングや研磨等のプロセス条件およびこれらの組合せについては、適宜変更や選択が可能である。

【0046】

【発明の効果】以上の説明からも明らかなように、本発明によれば、縮小開口マスクを利用するプロセスにおいて、エッチング・マスクの後退を抑制しながら実用的なエッチング速度と良好な形状安定性および寸法安定性を達成することが可能となる。したがって本発明は、0.3 μ m以降のデザイン・ルールにおける有力な微細接続孔の形成手法として、半導体装置の高集積化、高性能化に大きく貢献するものである。

【図面の簡単な説明】

【図1】本発明をDRAMの記憶ノード・コンタクトの形成に適用したプロセス例において、2本のゲート電極（ワード線）を被覆する層間絶縁膜上にマスク用ポリシリコン膜を成膜した状態を示す模式的断面図である。

【図2】レジスト・パターニングを経て、図1のマスク用ポリシリコン膜をパターニングした状態を示す模式的断面図である。

【図3】図2の基体の全面を被覆してコンフォーマルなサイドウォール用ポリシリコン膜を成膜した状態を示す模式的断面図である。

【図4】図3のサイドウォール用ポリシリコン膜をエッチバックしてマスク用サイドウォールを形成した状態を示す模式的断面図である。

【図5】図4のマスク用ポリシリコン膜とマスク用サイドウォールとを化学機械研磨により薄膜化した状態を示す模式的断面図である。

【図6】図5の層間絶縁膜をドライエッチングしてコンタクトホールを形成した状態を示す模式的断面図である。

【図7】図6のコンタクトホールを埋め込むポリシリコ

ン・プラグと、これを被覆するAl系配線膜を形成した状態を示す模式的断面図である。

【図8】本発明をDRAMの記憶ノード・コンタクトの形成に適用した他のプロセス例において、2本のゲート電極（ワード線）を被覆する層間絶縁膜上に、SiN停止膜を中間に挟んだマスク用ポリシリコン膜を成膜した状態を示す模式的断面図である。

【図9】図8のマスク用ポリシリコン膜とSiN停止膜との積層膜をパターニングした状態を示す模式的断面図である。

【図10】図9の積層膜に設けられた開口の内部にマスク用サイドウォールを形成した状態を示す模式的断面図である。

【図11】図10の上層側マスク用ポリシリコン膜、およびマスク用サイドウォールの一部を化学機械研磨により除去した状態を示す模式的断面図である。

【図12】図11の層間絶縁膜をドライエッチングしてコンタクトホールを形成した状態を示す模式的断面図である。

【図13】縮小開口マスクをDRAMの記憶ノード・コンタクトの形成に適用した従来のプロセス例において、2本のゲート電極（ワード線）を被覆する層間絶縁膜上に縮小開口を有するポリシリコン膜のマスク・パターンを形成した状態を示す模式的断面図である。

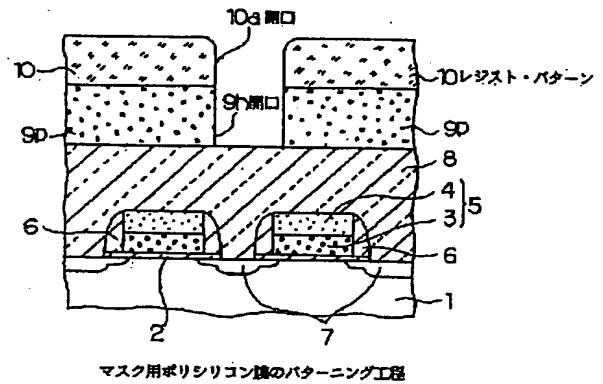
【図14】図13の層間絶縁膜のドライエッチング中にマスク・パターンが後退し、コンタクトホールの断面形状劣化と寸法変換差とが発生した状態を示す模式的断面図である。

【図15】図14のコンタクトホールを埋め込むポリシリコン・プラグがゲート電極と短絡した状態を示す模式的断面図である。

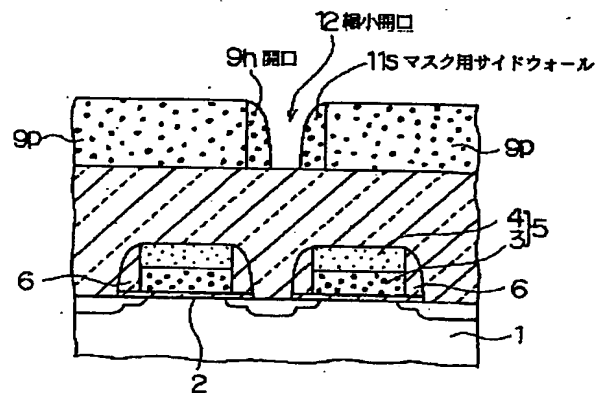
【符号の説明】

1…Si基板 5…ゲート電極 6…LDDサイドウォール 8…層間絶縁膜
8h…コンタクトホール 9, 9p, 9pt…マスク用ポリシリコン膜 11…サイドウォール用ポリシリコン膜 11s, 11st…マスク用サイドウォール
12…縮小開口 16, 16p…下層側マスク用ポリシリコン膜 17, 17p…SiN停止膜 18, 18st…上層側マスク用ポリシリコン膜

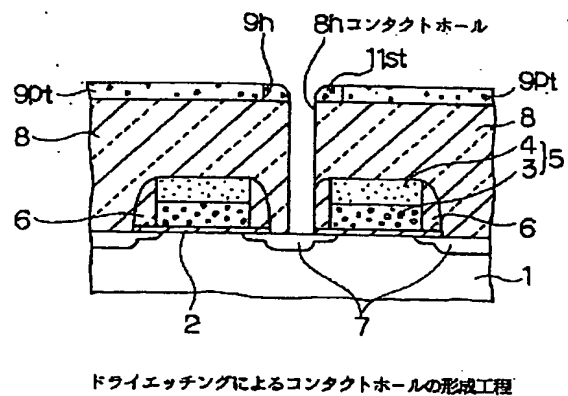
【図 2】



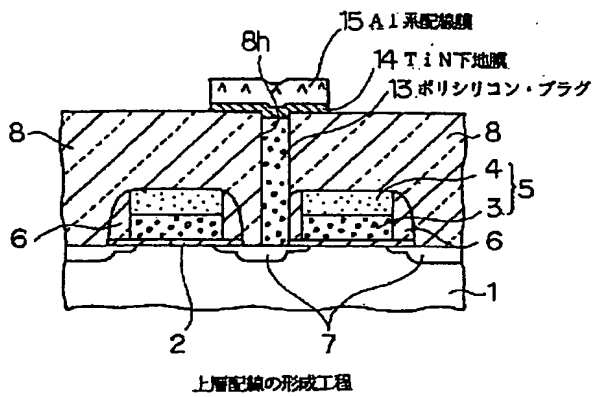
【図 4】



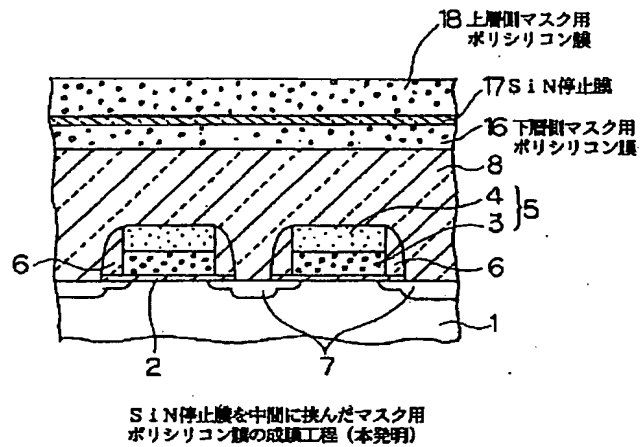
【図 6】



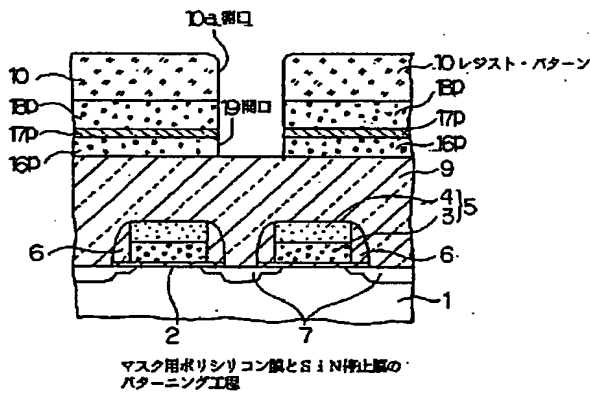
【図 7】



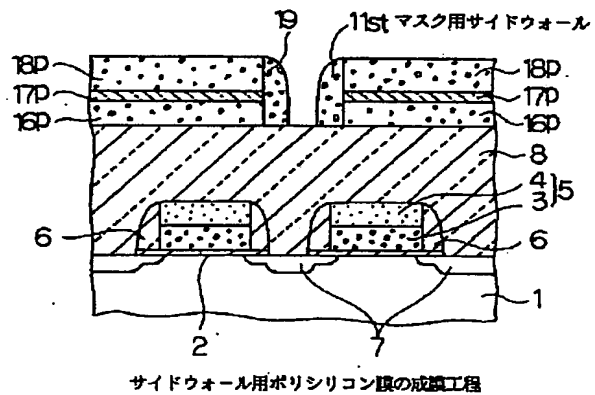
【図 8】



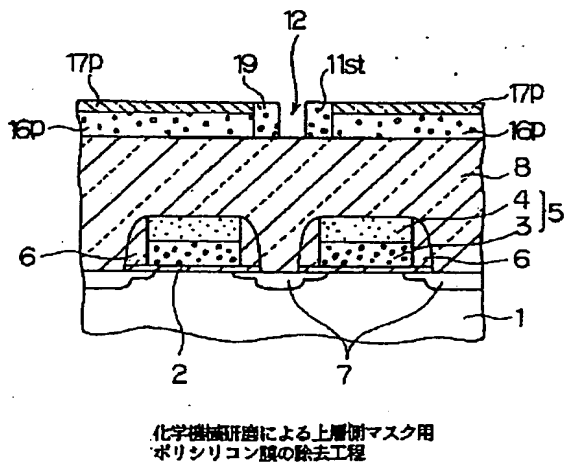
【図 9】



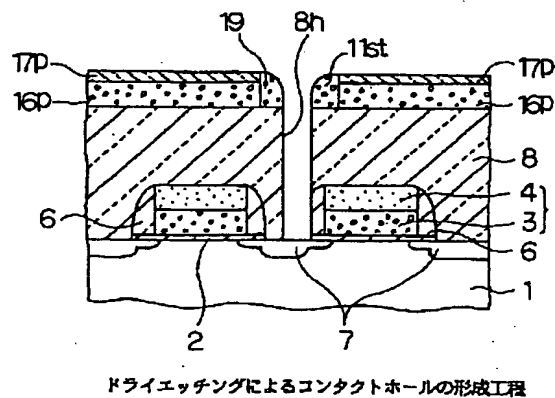
【図 10】



【図 11】



【図 12】



【図 14】

